

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
30. Oktober 2003 (30.10.2003)

PCT

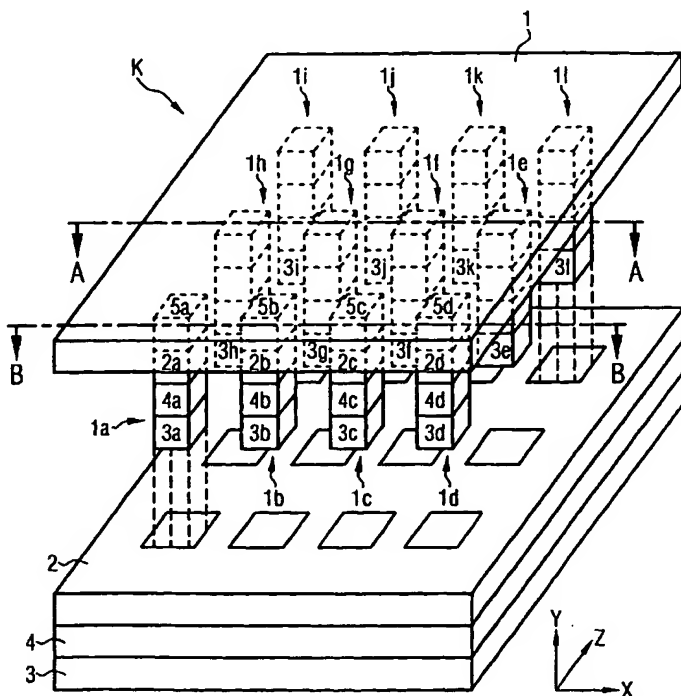
(10) Internationale Veröffentlichungsnummer  
WO 03/090283 A2

- (51) Internationale Patentklassifikation<sup>7</sup>: H01L 29/92, 27/06 (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): INFINEON TECHNOLOGIES AG [DE/DE]; St.-Martin-Str. 53, 81669 München (DE).
- (21) Internationales Aktenzeichen: PCT/DE03/01304 (72) Erfinder; und
- (22) Internationales Anmeldedatum: 17. April 2003 (17.04.2003) (75) Erfinder/Anmelder (nur für US): ABDALLAH, Hichem [DE/DE]; Gerresheimer Str. 13, 40211 Düsseldorf (DE). ÖHM, Jürgen [DE/DE]; Ina-Seidel-Str. 74, 40885 Ratingen (DE).
- (25) Einreichungssprache: Deutsch (74) Anwalt: LAMBSDORFF, Matthias; Dingolfinger Strasse 6, 81673 München (DE).
- (26) Veröffentlichungssprache: Deutsch (81) Bestimmungsstaaten (national): CN, JP, US.
- (30) Angaben zur Priorität: 102 17 566.7 19. April 2002 (19.04.2002) DE

[Fortsetzung auf der nächsten Seite]

(54) Title: SEMICONDUCTOR COMPONENT COMPRISING AN INTEGRATED CAPACITOR STRUCTURE THAT HAS A PLURALITY OF METALLIZATION PLANES

(54) Bezeichnung: HALBLEITERBAUELEMENT MIT INTEGRIERTER, EINE MEHRZAHL AN METALLISIERUNGSEBENEN AUFWEISENDE KAPAZITÄTSSTRUKTUR



(57) Abstract: The invention relates to a semiconductor component comprising an insulation layer, which is configured on the semiconductor substrate and in which a capacitor structure is formed (K). Said capacitor structure (K) comprises at least two parallel metallization planes (1, 2, 3, 6, 8), whereby at least one of said planes (1, 2, 3, 6, 8) is configured in a lattice and inhomogeneous structures (1a to 1l; 10a, 10b), which are electrically connected to the first metallization plane (1, 2, 3, 6, 8), extend at least partially into the cavities of the lattice-work metallization plane (1, 2, 3, 6, 8).

(57) Zusammenfassung: Ein Halbleiterbauelement weist eine auf einem Halbleitersubstrat ausgebildete Isolationsschicht auf, in der eine Kapazitätsstruktur (K) ausgebildet ist. Die Kapazitätsstruktur (K) weist zumindest zwei parallel zueinander angeordnete Metallisierungsebenen (1, 2, 3, 6, 8) auf, wobei zumindest eine der Metallisierungsebenen (1, 2, 3, 6, 8) gitterförmig ausgebildet ist und sich elektrisch leitende, inhomogene Strukturen (1a bis 1l; 10a, 10b),

[Fortsetzung auf der nächsten Seite]



(84) Bestimmungsstaaten (regional): europäisches Patent  
(DE, FR, GB, IT).

**Veröffentlicht:**

— ohne internationalen Recherchenbericht und erneut zu ver-  
öffentlichen nach Erhalt des Berichts

*Zur Erklärung der Zweibuchstaben-Codes und der anderen Ab-  
kürzungen wird auf die Erklärungen ("Guidance Notes on Co-  
des and Abbreviations") am Anfang jeder regulären Ausgabe der  
PCT-Gazette verwiesen.*

die mit der ersten Metallisierungsebene (1, 2, 3, 6, 8) elektrisch verbunden sind, zumindest teilweise in die Aussparungen der gitter-  
förmigen Metallisierungsebene (1, 2, 3, 6, 8) erstrecken.

## Beschreibung

Halbleiterbauelement mit integrierter, eine Mehrzahl an  
Metallisierungsebenen aufweisende Kapazitätsstruktur

5

Die vorliegende Erfindung betrifft ein Halbleiterbauelement mit einem Halbleitersubstrat auf dem eine Isolationsschicht ausgebildet ist, wobei in der Isolationsschicht eine monolithisch integrierte Kapazitätsstruktur ausgebildet ist.

10

In den meisten analogen Schaltungsteilen gemischt digital-analoger Schaltungen werden Kondensatoren mit hohem Kapazitätswert, großer Linearität und hoher Güte benötigt. Um die Kosten der Herstellung des Bauelements möglichst gering zu halten, ist es erforderlich, dass die Herstellung der Kapazitätsstrukturen möglichst wenig Prozessschritte erfordern. Des Weiteren ist mit der fortschreitenden Miniaturisierung der Bauelemente und integrierten Schaltungen auch die Forderung nach möglichst wenig Flächenbedarf für die Kapazitätsstruktur einhergehend.

20

Aus der Patentschrift US 5,583,359 ist eine Kapazitätsstruktur für einen integrierten Schaltkreis bekannt. Dort wird eine Mehrzahl an Metallplatten, welche die Elektroden eines Stapelkondensators bilden, durch dielektrische Schichten getrennt, übereinander angeordnet. In jeder Ebene einer Metallplatte ist eine von der jeweiligen Platte isolierte Metalleitung angeordnet. Die Metalleitungen sind jeweils von beiden Seiten mit Via-Verbindungen kontaktiert, wodurch zum einen alle ungeradzahlig und zum anderen alle geradzahlig in dem Stapel positionierten Platten elektrisch miteinander verbunden werden. Indem die geradzahlig positionierten Platten an eine erste Anschlussleitung und die ungeradzahlig positionierten Platten an eine zweite Anschlussleitung angelegt werden, weisen benachbarte Platten unterschiedliches Potenzial auf und bilden jeweils paarweise Elektroden eines

25

30

35

Plattenkondensators. Die Kapazitätsoberfläche wird somit durch die Plattenoberflächen gebildet. Eine alternative Ausführung der Elektroden ist dadurch gegeben, dass sie als streifenförmige Leitungen, die in einer waagrechten Ebene parallel zueinander angeordnet sind, ausgebildet sind. Alle ungeradzahlig positionierten Streifen und alle geradzahlig positionierte Streifen sind an einem Ende mit einer elektrischen ebenfalls streifenförmigen Leitung verbunden, wodurch zwei lamellenartige Strukturen gebildet werden, die in der waagrechten Ebenen ineinander verzahnt angeordnet sind. Diese Struktur kann auch in mehreren vertikal zueinander angeordneten Ebenen ausgebildet werden. Nachteilig bei dieser Kapazitätsstruktur sind die relativ geringen Kapazitätswerte pro Fläche sowie relativ hohe Serienwiderstände und Serieninduktivitäten der Struktur.

Eine ähnliche Ausbildung einer Kapazitätsstruktur ist aus der Patentschrift US 5,208,725 bekannt. Auf einem Halbleitersubstrat wird eine Mehrzahl erster streifenförmig ausgebildeter Leitungen parallel zueinander angeordnet. Durch eine dielektrische Schicht getrennt, wird deckungsgleich auf diese ersten Leitungen eine Mehrzahl an zweiten Leitungen angeordnet. Indem vertikal und lateral benachbarte Leitungen auf verschiedenem Potenzial liegen, werden sowohl Kapazitäten zwischen übereinander liegenden Leitungen als auch Kapazitäten zwischen benachbarten Leitungen in einer Ebene erzeugt. Durch die streifenförmige Anordnung werden auch bei dieser Struktur nur relativ geringe Kapazitätswerte pro Fläche erreicht und relativ hohe Serienwiderstände und Serieninduktivitäten erzeugt.

Eine weitere Kapazitätsstruktur ist in Aparicio, R. und Hajimiri, A.: Capacitivy Limits and Matching Properties of Lateral Flux Integrated Capacitors; IEEE Custom Integrated Circuits Conference, San Diego May 6 - 9, 2001, bekannt. Senkrecht angeordnete Stabstrukturen werden symmetrisch zueinander angeordnet. Jeder der Stäbe wird aus

- Metallbereichen und Via-Bereichen, die abwechselnd aufeinander angeordnet sind aufgebaut. Die Metallflecken eines Stabes sind auf ein gemeinsames Potenzial gelegt. Metallflecken benachbarter Stäbe weisen unterschiedliches Potenzial auf. Die Via-Bereiche kontaktieren jeweils zwei benachbarte Metallbereiche eines Stabes. Ein Nachteil dieser Struktur sind die nur relativ geringen Kapazitätswerte pro Fläche.
- 10 Weiterhin ist bei den bekannten Kapazitätsstrukturen nachteilig, dass sie die von ihnen auf dem Chip beanspruchte Fläche nur sehr ineffizient ausnutzen und gemessen an der benötigten Fläche einen relativ geringen Kapazitätswert zur Nutzkapazität liefern und damit einen relativ hohen
- 15 parasitären Kapazitätsanteil aufweisen.

- Es ist daher Aufgabe der vorliegenden Erfindung, ein Halbleiterbauelement mit einer integrierten Kapazitätsstruktur zu schaffen, welches relativ einfach
- 20 erzeugt werden kann und bei dem das Verhältnis von Nutzkapazität zu parasitärer Kapazität verbessert werden kann sowie die Serienwiderstände und die Serieninduktivitäten verringert werden können.
- 25 Diese Aufgabe wird durch ein Halbleiterbauelement, welches die Merkmale des Patentanspruchs 1 aufweist, gelöst.

- Ein Halbleiterbauelement weist ein Halbleitersubstrat auf, auf dem ein Schichtensystem aus einer oder mehreren
- 30 Isolationsschichten angeordnet ist. In dieser Isolationsschicht oder in diesem Isolationsschichten-System ist eine Kapazitätsstruktur ausgebildet. Die Kapazitätsstruktur weist mindestens zwei in vertikaler Richtung zueinander beabstandete Metallisierungsebenen auf,
- 35 wobei die Metallisierungsebenen im wesentlichen parallel zum Halbleitersubstrat angeordnet und jeweils mit einer Anschlussleitung elektrisch verbunden sind.

Ein wesentlicher Gedanke der Erfindung liegt darin, dass eine der Metallisierungsebenen gitterförmig ausgebildet ist und die erste Metallisierungsebene mit zumindest einer elektrisch leitenden, inhomogenen Struktur elektrisch verbunden ist, wobei sich die elektrisch leitende, inhomogene Struktur teilweise zwischen den Metallisierungsebenen und teilweise in einer Aussparung der gitterförmigen Metallisierungsebene erstreckt.

10

Das erfindungsgemäße Halbleiterbauelement, insbesondere die Kapazitätsstruktur, kann relativ einfach - wenige Maskenschritte - ausgebildet werden und des Weiteren das Verhältnis von Nutzkapazität der Kapazitätsstruktur zur parasitären Kapazität sowie die Kapazitätswerte pro Flächeneinheit verbessert werden. Ein weiterer Vorteil ist dadurch gegeben, dass durch die Gestaltung der Kapazitätsstruktur der horizontale Flächenbedarf der gesamten Kapazitätsstruktur und des gesamten Halbleiterbauelements nahezu nicht vergrößert wird und dadurch auch das Verhältnis von Nutzkapazität zu benötigter Chipfläche wesentlich verbessert wird.

15

20

Vorteilhaft ist es die inhomogene Struktur stabförmig bzw. säulenförmig auszubilden. Bevorzugt ist die inhomogene Struktur im wesentlichen senkrecht zu den Metallisierungsebenen angeordnet, wobei die inhomogene Struktur zumindest einen metallischen Bereich und einen elektrisch leitenden Verbindungsbereich aufweist, welcher zwischen dem metallischen Bereich und der ersten Metallisierungsebene angeordnet ist. Vorteilhaft ist es den Verbindungsbereich als Via-Struktur auszubilden.

25

30

Dadurch kann die Oberfläche der Kapazitätsstruktur in vertikaler Richtung möglichst groß gestaltet werden und dadurch ein möglichst großer Beitrag zur Nutzkapazität ohne

35

Vergrößerung des horizontalen Flächenbedarfs der Kapazitätsstruktur erzielt werden.

Ein bevorzugtes Ausführungsbeispiel kennzeichnet sich dadurch, dass die inhomogene Struktur derart in einer der Aussparungen der gitterförmigen Metallisierungsebene angeordnet ist, dass die gitterförmige Metallisierungsebene und der metallische Bereich der inhomogenen Struktur in einer horizontalen Ebenen angeordnet sind.

Es kann vorgesehen sein, dass eine zweite gitterförmige Metallisierungsebene beabstandet und deckungsgleich zur ersten gitterförmigen Metallisierungsebene angeordnet ist, wobei die beiden gitterförmigen Metallisierungsebenen durch elektrische Verbindungen miteinander verbunden sind. Die Aussparungen der zweiten gitterförmigen Metallisierungsebene können gleich groß, größer oder kleiner als die Aussparungen in der ersten gitterförmigen Metallisierungsebene sein. Bevorzugt weist die inhomogene Struktur zumindest einen zweiten metallischen Bereich und einen zweiten Verbindungsbereich auf. Die metallischen Bereiche und die Verbindungsbereiche sind in vertikaler Richtung in alternierender Reihenfolge angeordnet, wobei die metallischen Bereiche im Vergleich zueinander mit gleichen oder unterschiedlichen Ausmassen ausgebildet sein können. Insbesondere ist es vorteilhaft die Ausmasse der metallischen Bereiche derart zu gestalten, dass in Abhängigkeit von den Ausmassen der Aussparungen der gitterförmigen Metallisierungsebenen in denen die metallischen Bereiche angeordnet sind, möglichst große Kapazitätsanteile die zur Nutzkapazität der gesamten Kapazitätsstruktur beitragen, auftreten. Es kann auch vorgesehen sein, dass die Verbindungsebene zwischen den beiden gitterförmigen Metallisierungsebenen im wesentlichen entsprechend dieser gitterförmigen Metallisierungsebenen strukturierbar ist. Die Aussparungen in der Verbindungsebene können in ihren Ausmassen gleich groß, größer oder kleiner als die

Aussparungen in den gitterförmigen Metallisierungsebenen ausgebildet sein. Die in der inhomogenen Struktur zwischen den metallischen Bereichen ausgebildeten Verbindungsbereiche können in ihren Ausmassen gleich groß, größer oder kleiner als die Ausmasse der metallischen Bereiche der inhomogenen Struktur sein.

In einem weiteren vorteilhaften Ausführungsbeispiel ist eine weitere gitterförmige Metallisierungsebene in der Kapazitätsstruktur parallel zu den anderen Metallisierungsebenen angeordnet. Diese weitere gitterförmige Metallisierungsebene ist auf derjenigen Seite der ersten Metallisierungsebene angeordnet, die der ersten gitterförmigen Metallisierungsebenen abgewandt ist, so dass gitterförmige Metallisierungsebenen auf verschiedenen Seiten der ersten Metallisierungsebene angeordnet sind. In vertikaler Richtung betrachtet ergibt sich dadurch eine Struktur aus gitterförmigen Metallisierungsebenen zwischen denen die erste Metallisierungsebene angeordnet ist. Vorteilhaft ist es zumindest eine zweite inhomogene, elektrisch leitende Struktur auf der Seite der ersten Metallisierungsebene anzuordnen, die sich in Richtung der weiteren gitterförmigen Metallisierungsebene erstreckt und in eine der Aussparungen dieser gitterförmigen Metallisierungsebene zumindest teilweise hineinragt.

Dadurch kann die Kapazitätsoberfläche erhöht werden und der Anteil der Nutzkapazität weiter vergrößert werden.

Es kann auch vorgesehen sein, dass in vertikaler Richtung auf beiden Seiten der ersten Metallisierungsebene symmetrisch zu dieser ersten Metallisierungsebene inhomogene Strukturen und gitterförmige Metallisierungsebenen angeordnet sind und auf beiden Seiten der ersten Metallisierungsebene äquivalente Teilstrukturen der gesamten Kapazitätsstruktur angeordnet sind.



Weitere vorteilhafte Ausgestaltungen sind in den Unteransprüchen angegeben.

Anhand der folgenden schematischen Zeichnungen werden  
5 mehrerer Ausführungsbeispiele der Erfindung näher erläutert.  
Es zeigen:

- Fig. 1 eine perspektivische Darstellung eines ersten  
Ausführungsbeispiels eines erfindungsgemäßen  
10 Halbleiterbauelements;  
Fig. 2 eine erste Schnittdarstellung des  
Ausführungsbeispiels gemäß Fig. 1;  
Fig. 3 eine zweite Schnittdarstellung des  
Ausführungsbeispiels gemäß Fig. 1;  
15 Fig. 4 eine Ansicht von unten des Ausführungsbeispiels gemäß  
Fig. 1;  
Fig. 5 eine Ansicht von unten eines zweiten  
Ausführungsbeispiels eines erfindungsgemäßen  
Halbleiterbauelements;  
20 Fig. 6 eine erste Schnittdarstellung des  
Ausführungsbeispiels gemäß Fig. 5;  
Fig. 7 eine zweite Schnittdarstellung des  
Ausführungsbeispiels gemäß Fig. 5;  
Fig. 8 eine dritte Schnittdarstellung des  
25 Ausführungsbeispiels gemäß Fig. 5;  
Fig. 9 eine vierte Schnittdarstellung des  
Ausführungsbeispiels gemäß Fig. 5;  
Fig. 10 eine Ansicht von unten eines dritten  
Ausführungsbeispiels des erfindungsgemäßen  
30 Halbleiterbauelements;  
Fig. 11 eine erste Schnittdarstellung des  
Ausführungsbeispiels gemäß Fig. 10;  
Fig. 12 eine zweite Schnittdarstellung des  
Ausführungsbeispiels gemäß Fig. 10; und  
35 Fig. 13 eine dritte Schnittdarstellung des  
Ausführungsbeispiels gemäß Fig. 10.

In den Figuren sind gleiche oder funktionsgleiche Elemente mit gleichen Bezugszeichen bezeichnet.

In einem ersten Ausführungsbeispiel weist ein  
5 erfindungsgemäßes Halbleiterbauelement (Fig. 1) ein nicht  
dargestelltes Halbleitersubstrat auf, auf dem eine nicht  
dargestellte Isolationsschicht aufgebracht ist. Die  
Isolationsschicht kann auch aus mehreren Schichten bestehen.  
In dieser Isolationsschicht ist eine Kapazitätsstruktur K  
10 integriert. Die Kapazitätsstruktur K weist eine erste  
Metallisierungsebene 1 auf, die im Ausführungsbeispiel als  
homogene Platte 1 ausgeführt ist.

An der homogenen Platte 1 sind mehrere säulenförmig  
15 ausgebildete, elektrisch leitende, inhomogene Strukturen 1a  
bis 1l senkrecht zur Platte 1 angeordnet und in Richtung zu  
einer ersten gitterförmigen Metallisierungsebene 2  
orientiert, welche die zweite Metallisierungsebene der  
Kapazitätsstruktur darstellt. Die erste gitterförmige  
20 Metallisierungsebene 2 ist parallel zur homogenen Platte 1  
angeordnet. Im Ausführungsbeispiel ist eine zweite  
gitterförmige Metallisierungsebene 3 parallel und beabstandet  
zu der ersten gitterförmigen Metallisierungsebene 2  
angeordnet, wobei die gitterförmigen Metallisierungsebenen 2  
25 und 3 durch eine elektrisch leitende Verbindungsebene 4  
miteinander verbunden sind. Die zweite gitterförmige  
Metallisierungsebene 3 und die Verbindungsebene 4 weisen  
entsprechend der ersten gitterförmigen Metallisierungsebene 2  
ausgebildete Aussparungen auf und die Ebenen 2, 3 und 4 sind  
30 derart zueinander angeordnet, dass die Aussparungen  
deckungsgleich übereinander liegen.

Die säulenförmigen, elektrisch leitenden Strukturen 1a bis 1l  
weisen jeweils metallische Bereiche 2a und 3a bis 2l und 3l  
35 auf. Zwischen diesen metallischen Bereichen ist jeweils eine  
Via-Struktur 4a bis 4l und 2a bis 2l ausgebildet. Die  
metallischen Bereiche 2a bis 2l werden in derjenigen

Metallisierungslage ausgebildet, in der die gitterförmige Metallisierungsebene 2 ausgebildet ist. Ebenso werden die Via-Strukturen 4a bis 4l in derjenigen Verbindungslage ausgebildet, in der die Verbindungsebene 4 ausgebildet ist  
5 und die metallischen Bereiche 3a bis 3l in der Metallisierungslage ausgebildet, in der die gitterförmige Metallisierungsebene 3 ausgebildet ist. Auf den metallischen Bereichen 2a bis 2l sind die Via-Strukturen 5a bis 5l angeordnet, die aus einer nicht dargestellten Verbindungslage  
10 erzeugt werden, wobei diese Verbindungslage bis auf die bestehenden Vias 5a bis 5l wieder entfernt wird.

Die Säulen bzw. Stäbe 1a bis 1l sind derart in den Aussparungen der Ebenen 2, 3 und 4 angeordnet, dass die  
15 metallischen Bereiche 2a bis 2l mit der ersten gitterförmigen Metallisierungsebene 2, die Vias 4a bis 4l mit der Verbindungsebene 4 und die metallischen Bereiche 3a bis 3l mit der gitterförmigen Metallisierungsebene 3 jeweils in einer horizontalen Ebene angeordnet sind. Die Aussparungen  
20 der Ebenen 2, 3 und 4 sind größer ausgebildet als die Stäbe 1a bis 1l, so dass die einzelnen Bereiche 2a, ..., 5a bis 2l, ..., 5l eines jeden Stabes 1a bis 1l beabstandet zu denjenigen Randbereichen der jeweiligen Aussparung sind, in der ein einzelner Stab angeordnet ist.

25 Die Bereiche zwischen den Stäben 1a bis 1l und den Randbereichen der Aussparungen sind mit einem dielektrischen Material gefüllt. Ebenso ist zwischen der metallischen homogenen Platte 1 und der gitterförmigen  
30 Metallisierungsebene 2 eine nicht dargestellte dielektrische Schicht bzw. eine Isolationsschicht ausgebildet. Die Platte 1 und die Stäbe 1a bis 1l sind mit einer ersten Anschlussleitung und die gitterförmigen Ebenen 2, 3 und 4 sind mit einer zweiten Anschlussleitung zur Erzeugung von  
35 Kondensatorelektroden elektrisch verbunden.

10

Die in Fig.1 dargestellte Kapazitätsstruktur K kann auch um 180° gedreht ausgebildet sein, so dass die Platte 1 dem Halbleitersubstrat am nächsten liegt und sich die Säulen 1a bis 1l in positiver y-Richtung nach oben hin erstrecken. Es  
5 kann auch vorgesehen sein, die gitterförmige Metallisierungsebene 3 und die Verbindungsebene 4 sowie die entsprechenden Bereiche 3a bis 3l und 4a bis 4l der Stäbe 1a bis 1l wegzulassen. Die Kapazitätsstruktur K kann aber auch mit weiteren gitterförmigen Metallisierungsebenen und  
10 Verbindungsebenen ausgebildet sein, die in alternierender Reihenfolge an die gitterförmige Metallisierungsebene 3 angrenzend angeordnet sind.

In Fig. 2 ist eine Schnittdarstellung entlang der  
15 Schnittlinie AA gemäß Fig. 1 gezeigt. Die Stäbe 1e bis 1h sind zu den Randbereichen der Aussparungen der Ebenen 2, 3 und 4 beabstandet, so dass zwischen den gegenüberliegenden Oberflächenbereichen Kapazitätsanteile die zur Nutzkapazität beitragen, gebildet werden. Erste Kapazitätsanteile  $C_1$  werden  
20 jeweils zwischen der gitterförmigen Metallisierungsebene 2 und den metallischen Bereichen 2e bis 2h der Stäbe 1e bis 1h und der gitterförmigen Metallisierungsebene 3 und den metallischen Bereichen 3e bis 3h der Stäbe 1e bis 1h gebildet. Beispielfhaft sind diese Kapazitätsanteile  $C_1$   
25 zwischen der gitterförmigen Metallisierungsebene 2 und dem metallischen Bereich 2h des Stabes 1h und zwischen der gitterförmigen Metallisierungsebene 3 und dem metallischen Bereich 3e des Stabes 1e eingezeichnet. Zweite Kapazitätsanteile  $C_2$  die zur Nutzkapazität der  
30 Kapazitätsstruktur K beitragen, werden jeweils zwischen der Verbindungsebene 4 und den Via-Bereichen 4e bis 4h der Stäbe 1e bis 1h gebildet. Beispielfhaft sind diese Kapazitätsanteile  $C_2$  zwischen der Verbindungsebene 4 und dem Via-Bereich 4g des Stabes 1g eingezeichnet. Des Weiteren werden  
35 Kapazitätsanteile  $C_3$  zwischen der Metallisierungsebene 1 und der gitterförmigen Metallisierungsebene 2 erzeugt, die

ebenfalls zur Nutzkapazität beitragen (beispielhaft sind in Fig. 2 zwei Kapazitätsanteile  $C_3$  eingezeichnet).

In Fig. 3 ist eine Schnittdarstellung der Fig. 1 entlang der Schnittlinie BB dargestellt. Diese Schnittlinie ist im Bereich des Dielektrikums zwischen den Stäben 1a bis 1d und den Randbereichen der Aussparungen, in denen diese Stäbe 1a bis 1d angeordnet sind, gezogen.

Eine Darstellung mit einer Ansicht von unten der in Fig. 1 ausgebildeten Kapazitätsstruktur K, ist in Fig. 4 gezeigt. In den Aussparungen der gitterförmigen Metallisierungsebene 3 sind die metallischen Bereiche 3a bis 3l der Stäbe 1a bis 1l zentrisch angeordnet. Zur Verdeutlichung des Schnitlinienverlaufs der Schnittlinien AA und BB sind diese an den entsprechenden Stellen eingezeichnet.

Ein zweites Ausführungsbeispiel ist in den Figuren 5 bis 9 gezeigt. Fig. 5 zeigt eine Ansicht von unten auf die Kapazitätsstruktur K. Eine gitterförmige Metallisierungsebene 6 weist rechteckige Aussparungen auf, in denen jeweils ein metallischer Bereich 6a bis 6h eines Stabes 1a bis 1h zentrisch angeordnet ist. Die Kapazitätsstruktur K dieses Ausführungsbeispiels weist drei gitterförmige Metallisierungsebenen 2, 3 und 6 (in Fig. 5 nicht dargestellt) auf. Die elektrische Verbindung zwischen diesen gitterförmigen Metallisierungsebenen 2, 3 und 6 ist in diesem Ausführungsbeispiel jeweils durch säulenartige Via-Strukturen realisiert, die in der Fig. 5 durch die gestrichelten Bereiche 71 beispielhaft verdeutlicht sind.

In Fig. 6 ist eine Schnittdarstellung des zweiten Ausführungsbeispiels entlang der Schnittlinie CC gezeigt. Die gitterförmige Metallisierungsebene 2 ist mit der gitterförmigen Metallisierungsebene 3 über säulenartige Vias 41 elektrisch verbunden. Die gitterförmige Metallisierungsebene 6 ist mit der gitterförmigen

Metallisierungsebene 3 über säulenartige Vias 71 elektrisch verbunden. Die erste Metallisierungsebene 1 ist mit einer ersten Anschlussleitung und die gitterförmigen Metallisierungsebenen 2, 3 und 6 mit einer zweiten Anschlussleitung elektrisch verbunden.

In Fig. 7 ist eine Schnittdarstellung des zweiten Ausführungsbeispiels der Kapazitätsstruktur K entlang der Schnittlinie DD gemäß Fig. 5 gezeigt. Die Aussparungen in den drei gitterförmigen Metallisierungsebenen 2, 3 und 6 sind in diesem Ausführungsbeispiel mit verschiedenen Ausmassen ausgebildet. So weist die gitterförmige Metallisierungsebene 2 die größten und die gitterförmige Metallisierungsebene 6 die kleinsten Aussparungen auf. Wie in der Fig. 7 dargestellt sind die metallischen Bereiche 2a, 3a, 6a bis 2d, 3d, 6d der Stäbe 1a bis 1d mit verschiedenen Ausmassen ausgebildet. Die metallischen Bereiche 6a bis 6d weisen die größten und die metallischen Bereiche 2a bis 2d die kleinsten Ausmasse auf. Dadurch sind die Abstände zwischen den metallischen Bereichen 2a bis 2d, 3a bis 3d und 6a bis 6d und den Randbereichen der Aussparungen der gitterförmigen Metallisierungsebenen 2, 3 und 6 in jeder der Ebenen unterschiedlich. Mittels der Vias 5a bis 5d sind die Stäbe 1a bis 1d mit der Metallisierungsebene 1 elektrisch verbunden. Im Ausführungsbeispiel sind die Vias 41 und die Vias 71 mit gleichen Ausmassen zueinander und kleiner als die metallischen Bereiche der gitterförmigen Metallisierungsebenen 2, 3 und 6 dargestellt. Es kann auch vorgesehen sein, diese Vias 41 und 71 mit unterschiedlichen Ausmassen auszubilden und beispielsweise gleich groß oder größer als die metallischen Bereiche der gitterförmigen Metallisierungsebenen 2, 3 und 6 auszubilden.

Eine weitere Schnittdarstellung entlang der Schnittlinie EE gemäß Fig. 5 ist in der Fig. 8 dargestellt. Dieser Schnitt ist im Bereich zwischen dem Randbereich der Aussparung der

gitterförmigen Metallisierungsebene 6 und den metallischen Bereichen 6e bis 6h gezogen.

Eine Schnittdarstellung entlang der Schnittlinie FF in Fig. 5 ist in der Fig. 9 gezeigt. Sowohl die gitterförmigen Metallisierungsebenen 2, 3 und 6 als auch die metallischen Bereiche 2e, 3e, 6e bis 2h, 3h, 6h der Stäbe 1e bis 1h weisen hier keine elektrische Verbindung auf.

- 10 Erste Kapazitätsanteile  $C_1$  (nicht dargestellt) welche zur Nutzkapazität der gesamten Kapazitätsstruktur K des zweiten Ausführungsbeispiels (Fig. 5 bis 9) beitragen, bilden sich zwischen den sich gegenüberstehenden Oberflächenbereichen der gitterförmigen Metallisierungsebenen 2, 3 und 6 und den  
15 entsprechenden metallischen Bereichen 2a, 3a, 6a bis 2h, 3h, 6h der Stäbe 1a bis 1h aus. Zweite, zur Nutzkapazität beitragende Kapazitätsanteile  $C_2$  werden zwischen den einander zugewandten Oberflächenbereichen der Via-Strukturen 4l und 7l und den entsprechenden Verbindungsbereichen 4a und 7a bis 4h  
20 bis 7h der Stäbe 1a bis 1h erzeugt. Ebenso wie im ersten Ausführungsbeispiel gemäß Fig. 2 werden dritte Kapazitätsanteile  $C_3$  zwischen der ersten Metallisierungsebene 1 und der gitterförmigen Metallisierungsebene 2 erzeugt.
- 25 Ein weiteres Ausführungsbeispiel einer Kapazitätsstruktur K ist in den Figuren 10 bis 13 dargestellt. Entsprechend der Fig. 5 weist die in Fig. 10 (Ansicht von unten) dargestellte Kapazitätsstruktur metallische Bereiche 6a bis 6h auf, die Teilbereiche der Stäben 1a bis 1h sind. Des Weiteren weist  
30 die Kapazitätsstruktur K eine gitterförmige Metallisierungsebene 8 auf, in deren Aussparungen metallische Bereiche 8a und 8b (gestrichelt dargestellt) zentrisch angeordnet sind. Diese rechteckig ausgebildeten, metallischen Bereiche 8a und 8b weisen im Ausführungsbeispiel größere  
35 Ausmasse auf, als die Aussparungen in den gitterförmigen Metallisierungsebenen 2, 3 und 6. Jeder dieser metallischen Bereiche 8a und 8b ist jeweils durch zwei Vias 9a bzw. zwei

Vias 9b mit der ersten Metallisierungsebene 1 elektrisch verbunden.

In Fig. 11 ist eine Schnittdarstellung der Kapazitätsstruktur gemäß Fig. 10 entlang der Schnittlinie HH gezeigt. Die gitterförmige Metallisierungsebene 8 ist oberhalb der ersten Metallisierungsebene 1 angeordnet, so dass die gitterförmigen Metallisierungsebenen 2, 3 und 6 auf einer Seite der ersten Metallisierungsebene 1 und die gitterförmige Metallisierungsebene 8 auf der anderen Seite der ersten Metallisierungsebene 1 angeordnet sind. Im Ausführungsbeispiel sind die gitterförmigen Metallisierungsebenen 2, 3 und 6 in feinstrukturierbaren Metallisierungslagen und die gitterförmige Metallisierungsebene 8 in einer grobstrukturierbaren Metallisierungslage ausgebildet. In diesem Ausführungsbeispiel sind die gitterförmigen Metallisierungsebenen 2, 3, 6 und 8 mit der zweiten Anschlussleitung elektrisch verbunden.

20

Gemäß der Schnittdarstellung in Fig. 12, welche einen Schnitt entlang der Schnittlinie II der Kapazitätsstruktur K in Fig. 10 zeigt, sind die relativ größeren Aussparungen der gitterförmigen Metallisierungsebene 8 im Vergleich zu den Aussparungen der anderen gitterförmigen Metallisierungsebenen 2, 3 und 6 zu erkennen.

Eine weitere Schnittdarstellung ist in Fig. 13 gezeigt. Diese Figur zeigt einen Schnitt entlang der Schnittlinie JJ gemäß Fig. 10. Der metallische Bereich 8a und die beiden Via-Strukturen 9a (in der Schnittdarstellung nur ein Via 9a zu erkennen) bilden eine inhomogene Struktur 10a, die mit der ersten Metallisierungsebene 1 verbunden ist. Des Weiteren bildet der metallische Bereich 8b und die beiden Vias 9b (in der Schnittdarstellung ein Via 9b zu erkennen) eine inhomogene Struktur 10b, welche ebenfalls mit der ersten Metallisierungsebene 1 elektrisch verbunden ist.



Die Nutzkapazität der Kapazitätsstruktur K gemäß den Fig. 10 bis 13 enthält Kapazitätsanteile  $C_1$ ,  $C_2$  und  $C_3$ , die entsprechend denen im zweiten Ausführungsbeispiel (Fig. 5 bis 9) erzeugt werden. Weitere zur Nutzkapazität beitragende Kapazitätsanteile  $C_4$  (Fig. 13) werden zwischen einander zugewandten Oberflächenbereichen zwischen den metallischen Bereichen 8a und 8b und den Aussparungen der gitterförmigen Metallisierungsebene 8 erzeugt. Weiter werden zwischen den einander zugewandten Oberflächenbereichen der gitterförmigen Metallisierungsebene 8 und der ersten Metallisierungsebene 1 Kapazitätsanteile  $C_5$  (Fig. 13) erzeugt, die zur Nutzkapazität beitragen.

Die Anzahl der Stäbe sowie die Aussparungen in den jeweiligen gitterförmigen Ebenen ist nicht auf die in den Ausführungsbeispielen gezeigten Anzahl beschränkt, sondern kann in horizontaler Richtung in vielfältiger Weise und in einer Mehrzahl an zusätzlichen Stäben und Aussparungen erweitert werden.

Es kann auch vorgesehen sein, mehrere gitterförmige Metallisierungsebenen, die entsprechend der gitterförmigen Metallisierungsebene 8 ausgebildet sind, aufeinander anzuordnen. Es ist auch möglich, die durch die Stäbe 1a bis 1h, die gitterförmigen Metallisierungsebenen 2, 3 und 6 sowie die Verbindungsbereiche 41 und 71 erzeugte Teilstruktur der Kapazitätsstruktur K in symmetrischer Weise an der zu dieser Teilstruktur abgewandten Seite der ersten Metallisierungsebene 1 anzuordnen. Eine derartige symmetrische Anordnung ist generell bei allen Ausbildungen der Kapazitätsstruktur K des erfindungsgemäßen Halbleiterbauelements möglich. Es kann auch vorgesehen sein, dass die erste Metallisierungsebene 1 ebenfalls gitterförmig ausgebildet ist bzw. symmetrisch oder unsymmetrisch ausgebildete Aussparungen aufweist.

Die elektrisch leitenden Verbindungslagen zwischen den Metallisierungslagen können in modernen Integrationsprozessen prinzipiell als eigene, zu den Metallisierungslagen entsprechend strukturierbare Lage, aufgefasst werden. Dadurch lassen sich vertikal zum Halbleitersubstrat orientierte, elektrisch leitende Strukturen aufbauen, die vertikale Gesamthöhen bis zu mehreren Mikrometern erreichen können. Die Verbindungsebenen und die Metallisierungsebenen können abhängig von der verwendeten Technologie gleich strukturierbar sein. Dadurch können die inhomogenen Strukturen, die mit der ersten Metallisierungsebene 1 verbunden sind, Verbindungsbereiche zwischen den metallischen Bereichen aufweisen, die im wesentlichen diesen metallischen Bereichen entsprechen. Die inhomogene Struktur wird in diesem Fall durch im wesentlichen gleiche, aufeinander angeordnete metallische Bereiche gebildet.

Durch die Kapazitätsstruktur K des erfindungsgemäßen Halbleiterbauelements können zum einen relativ hohe Nutzkapazitätswerte pro Fläche erreicht und zum anderen die parasitären Kapazitäten zu bzw. in den Kondensatorelektroden relativ gering gehalten werden. Des Weiteren können die Serienwiderstände und die Serieninduktivitäten in der Kapazitätsstruktur K relativ gering gehalten werden. Das Halbleiterbauelement mit einer derartig ausgebildeten Kapazitätsstruktur eignet sich deshalb insbesondere für den Einsatz im GHz-Frequenzbereich.

In allen Ausführungsbeispielen kann eine Kapazitätsstruktur K hergestellt werden, die mit relativ wenig Aufwand - relativ wenig Maskenschritten - erzeugt werden kann und welche bei nahezu unverändertem horizontalen Flächenbedarf der Kapazitätsstruktur auf der Chipfläche eine relativ große Kapazitätsoberfläche erzeugt, mit welcher das Verhältnis von Nutzkapazität zu parasitärer Kapazität verbessert werden kann.

Die Erfindung ist nicht auf die in den Ausführungsbeispielen dargestellten Kapazitätsstrukturen K beschränkt, sondern kann in vielfältiger Weise ausgebildet sein. Alle gezeigten Ausführungsbeispiele können sinngemäß auf eine Vielzahl an Integrationsprozessen mit einer Mehrzahl von fein- oder grob-  
5 strukturierbaren Metallisierungslagen (Verdrahtungsebenen) übertragen werden. Die Anzahl der Metallisierungslagen wie auch deren relative Schichtdicken und vertikalen Abständen zueinander ersetzen die hier gezeigten Ideen nicht, sondern  
10 sind lediglich als äquivalente Mittel bzw. Ausführungsalternativen zur Umsetzung der hier dargestellten Konzepte anzusehen.

## Patentansprüche

## 1. Halbleiterbauelement

- 5     - mit einem Halbleitersubstrat und einer auf dem Halbleitersubstrat ausgebildeten Isolationsschicht und
- 10    - mit einer Kapazitätsstruktur (K), welche in der Isolationsschicht ausgebildet ist, wobei die Kapazitätsstruktur (K) mindestens zwei in vertikaler Richtung zueinander beabstandete Metallisierungsebenen (1, 2, 3, 6, 8) aufweist, welche sich im wesentlichen parallel zur Substratoberfläche erstrecken und jeweils mit einer von zwei Anschlussleitungen elektrisch verbunden sind,
- 15    d a d u r c h   g e k e n n z e i c h n e t, dass
- 15    - eine der Metallisierungsebenen (1, 2, 3, 6, 8) gitterförmig ausgebildet ist und
- 20    - eine erste Metallisierungsebene (1, 2, 3, 6, 8) mit zumindest einer elektrisch leitenden, inhomogenen Struktur (1a bis 1l; 10a, 10b) elektrisch verbunden ist, wobei sich die elektrisch leitende, inhomogene Struktur (1a bis 1l; 10a, 10b) teilweise zwischen den Metallisierungsebenen (1, 2, 3, 6, 8) und teilweise in einer Aussparung der gitterförmigen Metallisierungsebene (1, 2, 3, 6, 8) erstreckt.

## 25    2. Halbleiterbauelement nach Anspruch 1,

d a d u r c h   g e k e n n z e i c h n e t, dass  
die inhomogene Struktur (1a bis 1l; 10a, 10b) stabförmig  
ausgebildet ist.

## 30    3. Halbleiterbauelement nach einem der Ansprüche 1 oder 2,

d a d u r c h   g e k e n n z e i c h n e t; dass  
die inhomogene Struktur (1a bis 1l; 10a, 10b) im wesentlichen senkrecht zu den Metallisierungsebenen (1, 2, 3, 6, 8) angeordnet ist und zumindest einen metallischen Bereich (2a, 3a;...; 2l, 3l; 6a bis 6h) und einen zwischen dem metallischen Bereich (2a, 3a;...; 2l, 3l; 6a bis 6h) und der ersten Metallisierungsebene (1, 2, 3, 6, 8) ausgebildeten,

35

elektrisch leitenden Verbindungsbereich (5a bis 5l), insbesondere eine Via-Struktur, aufweist.

4. Halbleiterbauelement nach Anspruch 3,  
5 d a d u r c h g e k e n n z e i c h n e t, dass  
die inhomogene Struktur (1a bis 1l; 10a, 10b) derart in einer  
Aussparung der gitterförmigen Metallisierungsebene (1, 2, 3,  
6, 8) angeordnet sind, dass die gitterförmige  
Metallisierungsebene (1, 2, 3, 6, 8) und der metallische  
10 Bereich (2a, 3a;...; 2l, 3l; 6a bis 6h) der inhomogenen  
Struktur (1a bis 1l; 10a, 10b) in einer horizontalen Ebene  
angeordnet sind.
5. Halbleiterbauelement nach einem der vorhergehenden  
15 Ansprüche,  
d a d u r c h g e k e n n z e i c h n e t, dass  
eine zweite gitterförmige Metallisierungsebene (3)  
deckungsgleich und beabstandet zur ersten gitterförmigen  
Metallisierungsebene (2) angeordnet ist und die beiden  
20 gitterförmigen Metallisierungsebenen (2, 3) durch elektrische  
Verbindungen (4; 4l) verbunden sind.
6. Halbleiterbauelement nach Anspruch 5,  
d a d u r c h g e k e n n z e i c h n e t, dass  
25 die Aussparungen in der zweiten gitterförmigen  
Metallisierungsebene (3) gleich groß, größer oder kleiner als  
die Aussparungen in der ersten gitterförmigen  
Metallisierungsebene (2) sind.
- 30 7. Halbleiterbauelement nach Anspruch 6,  
d a d u r c h g e k e n n z e i c h n e t, dass  
die inhomogene Struktur (1a bis 1l) zumindest einen zweiten  
metallischen Bereich (3a bis 3l) und zumindest einen zweiten  
Verbindungsbereich (4a bis 4l) aufweist, wobei die  
35 metallischen Bereiche (3a bis 3l) und die Verbindungsbereiche  
(4a bis 4l) in alternierender Reihenfolge angeordnet sind und

die beiden metallischen Bereiche (3a bis 3l) gleiche oder unterschiedliche Ausmasse aufweisen.

8. Halbleiterbauelement nach Anspruch 5,

d a d u r c h g e k e n n z e i c h n e t, dass

- 5 die elektrischen Verbindungen (4; 41) in einer Verbindungsebene (4) ausgebildet sind, wobei die Verbindungsebene (4) im wesentlichen entsprechend der gitterförmigen Metallisierungsebenen (2, 3) strukturierbar ist und die Aussparungen in der Verbindungsebene (4) gleich  
10 groß, größer oder kleiner als die Aussparungen den gitterförmigen Metallisierungsebenen (2, 3) sind.

9. Halbleiterbauelement nach einem der vorhergehenden Ansprüche,

- 15 d a d u r c h g e k e n n z e i c h n e t, dass die Kapazitätsstruktur (K) eine weitere gitterförmige Metallisierungsebene (8) aufweist, die parallel zu den anderen Metallisierungsebenen (1, 2, 3, 6) angeordnet ist und auf derjenigen Seite der ersten Metallisierungsebene (1)  
20 ausgebildet ist, die der ersten gitterförmigen Metallisierungsebene (2) abgewandt ist.

10. Halbleiterbauelement nach Anspruch 9,

d a d u r c h g e k e n n z e i c h n e t, dass

- 25 zumindest eine zweite elektrisch leitende, inhomogene Struktur (10a, 10b) auf der zur ersten inhomogenen Struktur (1a bis 1l) abgewandten Seite der ersten Metallisierungsebene (1) ausgebildet ist und sich zumindest teilweise in die Aussparungen der auf dieser Seite ausgebildeten  
30 gitterförmigen Metallisierungsebene (8) hinein erstreckt.

11. Halbleiterbauelement nach einem der vorhergehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t, dass

- 35 in vertikaler Richtung auf beiden Seiten der ersten Metallisierungsebene (1) symmetrisch zur ersten Metallisierungsebene (1) inhomogene Strukturen (1a bis 1l)

und gitterförmige Metallisierungsebenen (2, 3, 6) angeordnet sind.

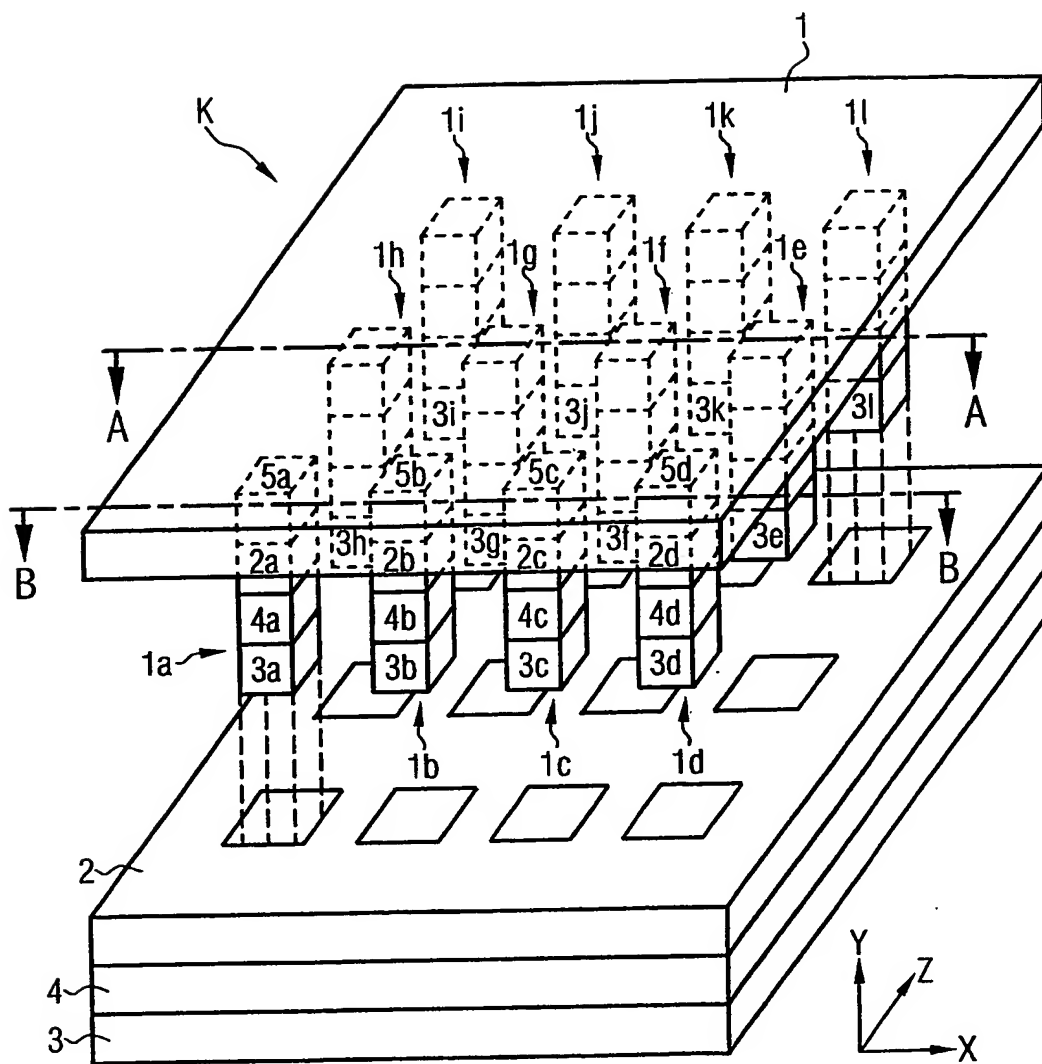


FIG. 1



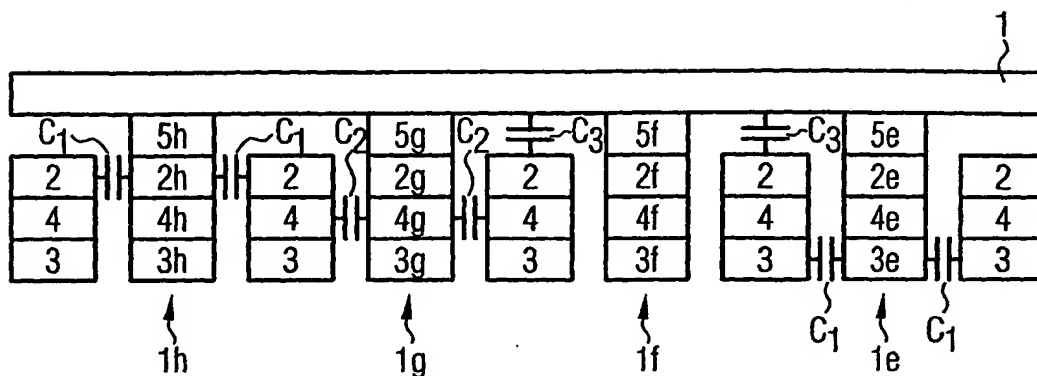


FIG. 2

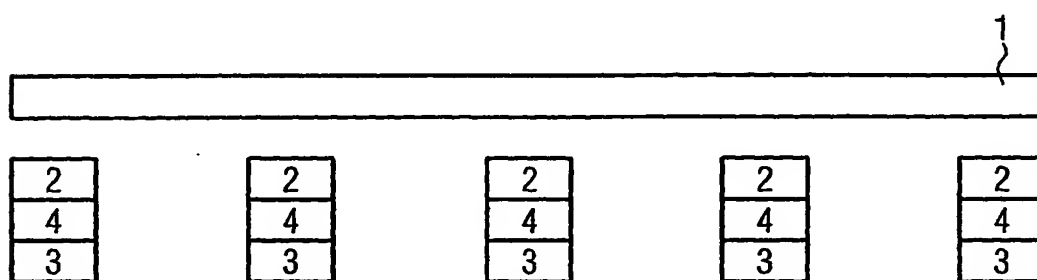


FIG. 3

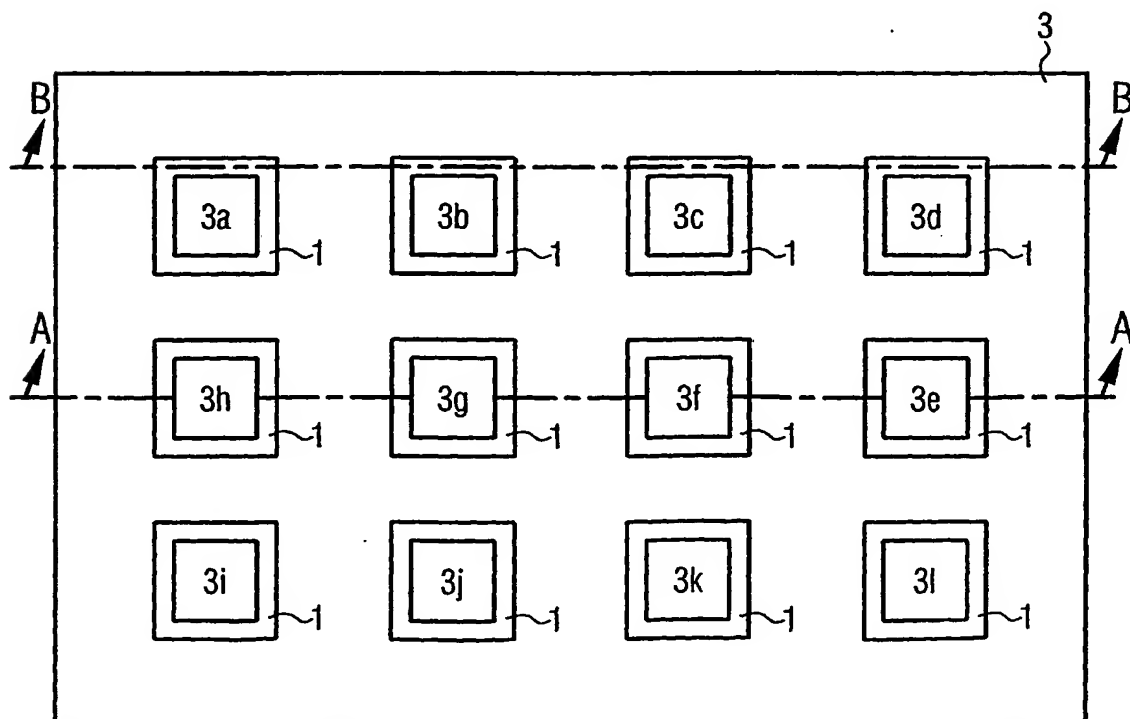


FIG. 4

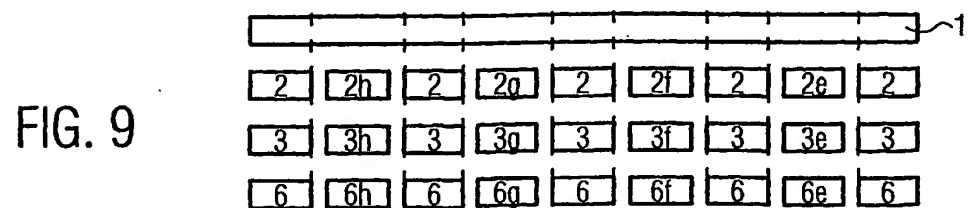
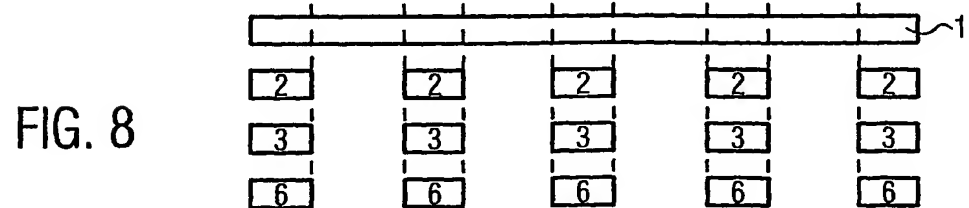
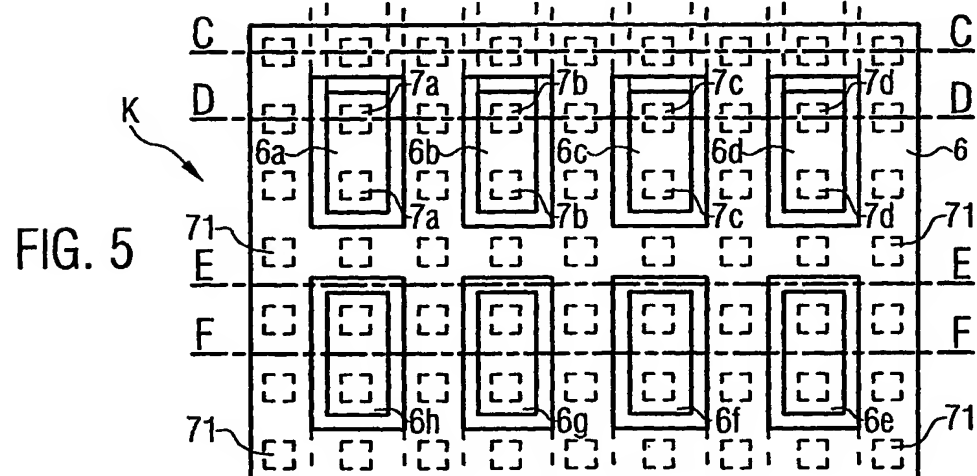
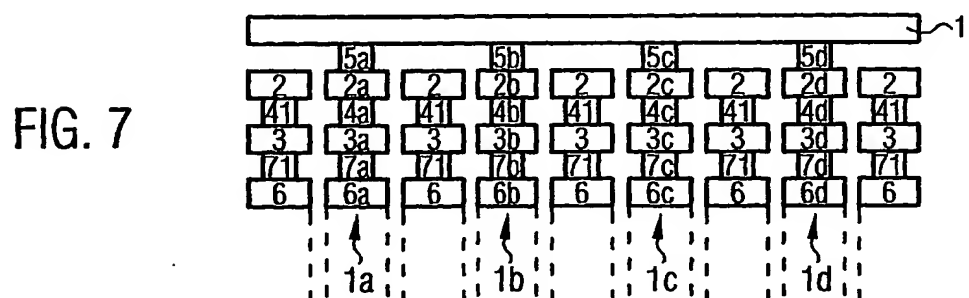
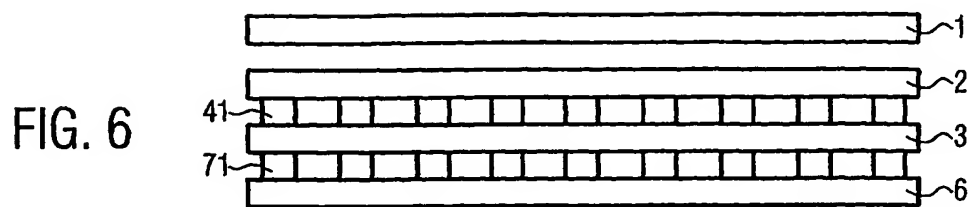


FIG. 11

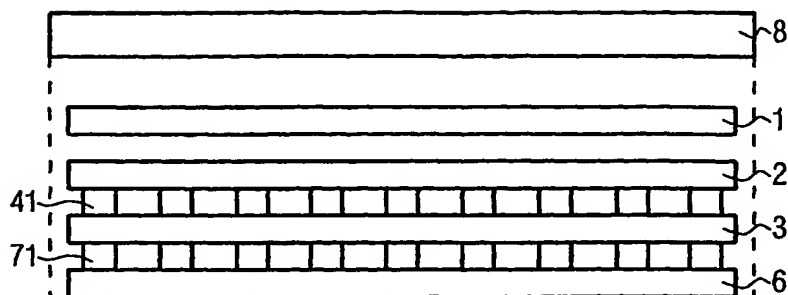


FIG. 12

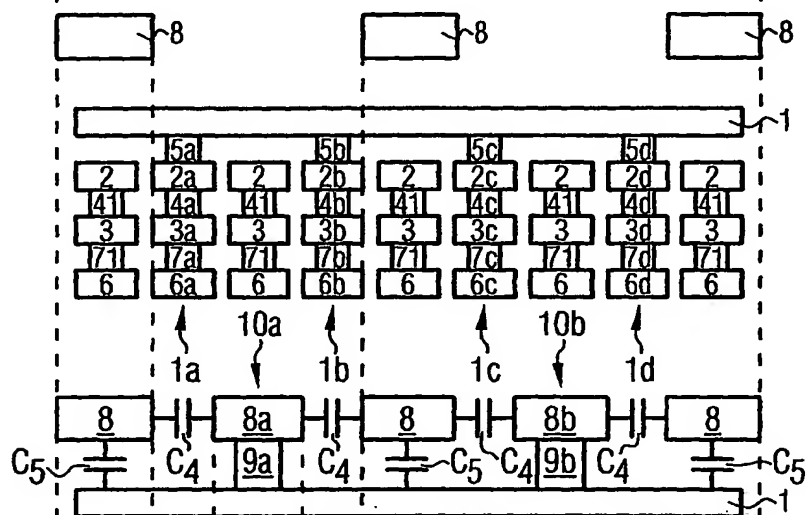


FIG. 13

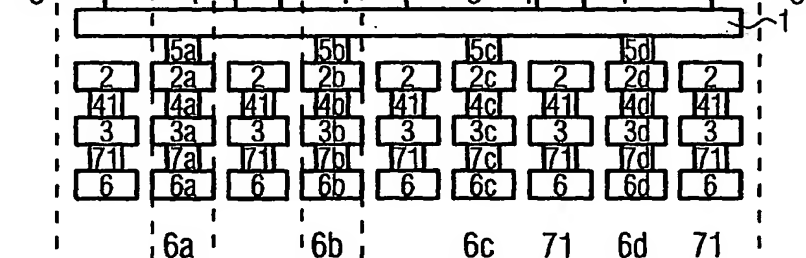


FIG. 10

